

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-277682

(43)Date of publication of application : 06.10.2000

(51)Int.Cl.

H01L 25/065

H01L 25/07

H01L 25/18

H01L 23/12

(21)Application number : 11-081107

(71)Applicant : SHINKO ELECTRIC IND CO LTD

(22)Date of filing : 25.03.1999

(72)Inventor : IIZUKA HAJIME

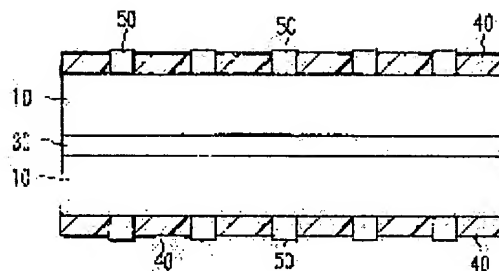
## (54) SEMICONDUCTOR DEVICE, MANUFACTURE THEREOF AND MOUNTING STRUCTURE OF THE SEMICONDUCTOR DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To obtain a compact and highly integrated chip-size package type semiconductor device, having an upper and lower two semiconductor chips.

SOLUTION: Upper and lower two semiconductor chips 10 are bonded mutually back to back via an adhesive layer 30. Conductor posts 50 electrically connected to electronic circuits formed on the two chips 10 on the outer surfaces of the two chips 10, i.e., electronic circuit forming surfaces vertically pierce a sealing resin layer 40 made to project at the top ends from the resin layer 40.

These structures are formed approximately vertically symmetrical on the top and bottom of the adhesive layer 30, thereby preventing a semiconductor device having the upper and lower two semiconductor chips 10 from warping upwards and downwards and the like.



## LEGAL STATUS

[Date of request for examination]

**BEST AVAILABLE COPY**

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-277682

(P2000-277682A)

(43) 公開日 平成12年10月6日 (2000.10.6)

(51) Int. Cl. <sup>7</sup>	識別記号	F I	予-73-1 (参考)
H 0 1 L 25/065		H 0 1 L 25/08	Z
25/07		23/12	L
25/18			
23/12			

審査請求 未請求 請求項の数10 O L (全 16 頁)

(21) 出願番号 特願平11-81107

(22) 出願日 平成11年3月25日 (1999.3.25)

(71) 出願人 000190688

新光電気工業株式会社

長野県長野市大字栗田字舍利田711番地

(72) 発明者 飯塚 雄

長野県長野市大字栗田字舍利田711番地

新光電気工業株式会社内

(74) 代理人 100096623

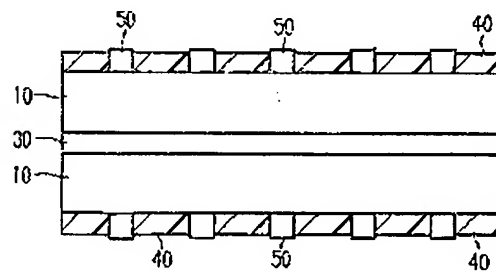
弁理士 松田 永久

(54) 【発明の名称】 半導体装置及びその製造方法と半導体装置の実装構造

(57) 【要約】

【課題】 上下2枚の半導体チップを持つコンパクト化、高集積化されたCSPタイプの半導体装置を得る。

【解決手段】 上下2枚の半導体チップ10の背面を、接着層30を介して互いに接合する。2枚の半導体チップ10の電子回路形成面側に当たる外側表面には、封止樹脂層40を形成する。また、半導体チップ10に形成された電子回路に電気的に接続された導体ポスト50を、封止樹脂層40を上下に貫いて、その上部を封止樹脂層40の上方に突出させて形成する。そして、その構造を、接着層30を挟んでほぼ上下に対称に形成して、その上下2枚の半導体チップ10を持つ半導体装置が上下方向等に反るのを防ぐ。



(2)

特開2000-277682

1

## 【特許請求の範囲】

【請求項1】 上下2枚の半導体チップが、その背面を接着層を介して互いに接合され、その接合された2枚の半導体チップの電子回路形成面側に当たる外側表面には、封止樹脂層が形成され、前記半導体チップの電子回路に電気的に接続された導体ポストが、前記封止樹脂層を上下に貫いてその上部を封止樹脂層の上方に突出させて形成されたことを特徴とする半導体装置。

【請求項2】 上下2枚の半導体チップが、その背面を接着層を介して互いに接合され、その接合された2枚の半導体チップの電子回路形成面側に当たる外側表面には、前記半導体チップの電子回路に電気的に接続された再配線回路が絶縁層を介して形成されると共に、その再配線回路表面に封止樹脂層が積層形成され、前記再配線回路に電気的に接続された導体ポストが、前記封止樹脂層を上下に貫いてその上部を封止樹脂層の上方に突出させて形成されたことを特徴とする半導体装置。

【請求項3】 前記封止樹脂層の上方に突出した導体ポストの上部に、はんだバンプが形成された請求項1又は2記載の半導体装置。

【請求項4】 上下2枚の半導体チップが、その背面を接着層を介して互いに接合され、その接合された2枚の半導体チップの電子回路形成面側に当たる外側表面には、前記半導体チップの電子回路に電気的に接続された再配線回路が絶縁層を介して形成され、その再配線回路の導体パッドにはんだバンプが突出形成されたことを特徴とする半導体装置。

【請求項5】 次の工程を含むことを特徴とする半導体装置の製造方法。

a. 半導体チップ形成用の電子回路が形成されたウェハ一であって、その電子回路形成面側に当たる外側表面に前記電子回路に電気的に接続された導体ポストが突出形成された上下2枚のウェハ一を、その背面間に接着材を介在させて上下に重ね合わせると共に、その上下2枚のウェハ一の導体ポストが突出形成された外側表面に封止樹脂材をそれぞれ配置した状態で、下金型の凹部のテンポラリーフィルムが敷設された底面に載置する工程。

b. 前記接着材、封止樹脂材及び上下2枚のウェハ一を予備加熱する工程。

c. 予備加熱された上金型のテンポラリーフィルムで覆われた先端と予備加熱された前記下金型のテンポラリーフィルムが敷設された凹部の底面とを相対的に接近させて、その上金型の先端と下金型の凹部の底面とにより前記上下2枚のウェハ一の導体ポストが突出形成された外側表面にそれぞれ配置された予備加熱された封止樹脂材を押し潰し、その上下2枚のウェハ一の導体ポストが突出形成された外側表面に封止樹脂層をそれぞれ形成すると共に、前記導体ポストを封止樹脂層を上下に貫通させてその上部を封止樹脂層の上方に突出させ、かつ、前記上金型の先端と前記下金型の凹部の底面とにより前記上

2

下2枚のウェハ一の背面間に介在させた予備加熱された接着材を押し潰して接着層を形成し、その接着層を介して上下2枚のウェハ一の背面を互いに接合する工程。

d. その背面が接着層を介して互いに接合された2枚のウェハ一を前記下金型の凹部から取り出してダイシングし、その背面が接着層を介して互いに接合されて、その外側表面に封止樹脂層が形成された上下2枚の半導体チップからなる半導体装置を個片に切り出す工程。

【請求項6】 次の工程を含むことを特徴とする半導体装置の製造方法。

a. 半導体チップ形成用の電子回路が形成されたウェハ一であって、その電子回路形成面側に当たる外側表面に前記電子回路に電気的に接続された再配線回路が絶縁層を介して形成されて、その再配線回路に該再配線回路に電気的に接続された導体ポストが突出形成された上下2枚のウェハ一を、その背面間に接着材を介在させて上下に重ね合わせると共に、その上下2枚のウェハ一の再配線回路が形成された外側表面に封止樹脂材をそれぞれ配置した状態で、下金型の凹部のテンポラリーフィルムが敷設された底面に載置する工程。

b. 前記接着材、封止樹脂材及び上下2枚のウェハ一を予備加熱する工程。

c. 予備加熱された上金型のテンポラリーフィルムで覆われた先端と予備加熱された前記下金型のテンポラリーフィルムが敷設された凹部の底面とを相対的に接近させて、その上金型の先端と下金型の凹部の底面とにより前記上下2枚のウェハ一の再配線回路が形成された外側表面にそれぞれ配置された予備加熱された封止樹脂材を押し潰し、その上下2枚のウェハ一の再配線回路が形成された外側表面に封止樹脂層をそれぞれ積層形成すると共に、前記導体ポストを封止樹脂層を上下に貫通させてその上部を封止樹脂層の上方に突出させ、かつ、前記上金型の先端と下金型の凹部の底面とにより前記上下2枚のウェハ一の背面間に介在させた予備加熱された接着材を押し潰して接着層を形成し、その接着層を介して上下2枚のウェハ一の背面を互いに接合する工程。

d. その背面が接着層を介して互いに接合された上下2枚のウェハ一を前記下金型の凹部から取り出してダイシングし、その背面が接着層を介して互いに接合されて、その再配線回路表面に封止樹脂層が積層形成された上下2枚の半導体チップからなる半導体装置を個片に切り出す工程。

【請求項7】 前記c工程の後であって、d工程の前に、前記封止樹脂層の上方に突出した導体ポストの上部に、はんだバンプを形成する請求項5又は6記載の半導体装置の製造方法。

【請求項8】 次の工程を含むことを特徴とする半導体装置の製造方法。

a. 半導体チップ形成用の電子回路が形成されたウェハ一であって、その電子回路形成面側に当たる外側表面に

(3)

特開2000-277682

3

前記電子回路に電気的に接続された再配線回路が絶縁層を介して形成された上下2枚のウェハを、その背面間に接着材を介在させて上下に重ね合わせて、下金型の凹部のテンポラリーフィルムが敷設された底面に載置する工程。

b. 前記接着材及び上下2枚のウェハを予備加熱する工程。

c. 予備加熱された上金型のテンポラリーフィルムで覆われた先端と予備加熱された前記下金型のテンポラリーフィルムが敷設された凹部の底面とを相対的に接近させて、その上金型の先端と下金型の凹部の底面とにより前記上下2枚のウェハの背面間に介在させた予備加熱された接着材を押し潰して接着層を形成し、その接着層を介して上下2枚のウェハの背面を互いに接合する工程。

d. その背面が接着層を介して互いに接合された上下2枚のウェハを前記下金型の凹部から取り出して、その上下2枚のウェハの外側表面に形成された前記再配線回路の導体パッドにはんだバンプを突出形成する工程。

e. 前記はんだバンプが形成された上下2枚のウェハをダイシングし、その背面が接着層を介して互いに接合されて、その再配線回路の導体パッドにはんだバンプが突出形成された上下2枚の半導体チップからなる半導体装置を個片に切り出す工程。

【請求項9】 a工程において、下金型の凹部内側に突設された突条に上下2枚のウェハの周縁に刻設されたノッチを嵌入させて、その上下2枚のウェハに形成された半導体チップが上下方向に直なり合うように、その上下2枚のウェハを凹部内側に位置決めする請求項5、6、7又は8記載の半導体装置の製造方法。

【請求項10】 上下2枚の配線回路基板の間に、請求項1、2、3又は4記載の半導体装置が配線されて、その半導体装置の上部の半導体チップに形成された電子回路又は該電子回路に電気的に接続された再配線回路に電気的に接続された導体ポスト、該導体ポストに形成されたはんだバンプ又は前記再配線回路の導体パッドに形成されたはんだバンプが、それに対応する上部の配線回路基板に形成された導体パッドに接続されると共に、その半導体装置の下部の半導体チップに形成された電子回路又は該電子回路に電気的に接続された再配線回路に電気的に接続された導体ポスト、該導体ポストに形成されたはんだバンプ又は前記再配線回路の導体パッドに形成されたはんだバンプが、それに対応する下部の配線回路基板に形成された導体パッドに接続されて、前記半導体装置が上下2枚の前記配線回路基板に互って実装されてなる半導体装置の実装構造。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、半導体チップの外側表面に封止樹脂層や再配線回路が形成されてなる、C

4

SP (Chip Size Package) タイプと呼ばれる半導体チップとは同じ寸法まで小型化された半導体装置及びその製造方法と、その半導体装置を配線回路基板に実装するための半導体装置の実装構造とに関する。

【0002】

【従来の技術】 上記CSPタイプの半導体装置として、図14に示したような装置がある。この半導体装置では、半導体チップ10の電子回路形成面側に当たる外側表面に、封止樹脂層40が形成されている。それと共に、半導体チップ10に形成された電子回路（図示せず）に電気的に接続された導体ポスト50が、前記封止樹脂層40を上下に貫いてその上部を封止樹脂層40上方に突出させて形成されている。封止樹脂層40上方に突出した導体ポスト50の上部には、はんだバンプ60が形成されている。

【0003】 この半導体装置は、図15に示したように、その半導体チップ10の外側表面に形成された封止樹脂層40の上方に突出した導体ポスト50の上部に形成されたはんだバンプ60とそれに対応する配線回路基板140に形成された導体パッド142とがはんだ付け接続されて、その半導体装置が配線回路基板140に表面実装される。

【0004】 このCSPタイプの半導体装置は、従来一般に、次のようにして形成している。図16(a)、(b)に示したように、半導体チップ形成用の電子回路が形成されたウェハ70の電子回路形成面側に当たる外側表面に封止樹脂層40を形成している。それと共に、ウェハ70に形成された電子回路に電気的に接続された導体ポスト50を、前記封止樹脂層40を上下に貫通させてその上部を封止樹脂層40上方に突出させて形成している。封止樹脂層40の上方に突出させた導体ポスト50の上部には、はんだバンプ60を形成している。次いで、その外側表面に封止樹脂層40が形成されたウェハ70を、図16(a)に2点鎖線で示したように、格子状等にダイシングしている。そして、その外側表面に封止樹脂層40が形成されると共に、その外側表面に半導体チップ10に形成された電子回路に電気的に接続された導体ポスト50が、封止樹脂層40を上下に貫いてその上部を封止樹脂層40上方に突出させて形成され、その封止樹脂層40上方に突出した導体ポスト50の上部にはんだバンプ60が形成されてなる。図14に示したような、CSPタイプの半導体装置を個片に切り出している。

【0005】

【発明が解決しようとする課題】 しかしながら、上記のようにして、CSPタイプの半導体装置を形成した場合には、ウェハ70の外側表面に封止樹脂層40を形成した際に、そのウェハと封止樹脂層40との熱膨張率の差に基づき、ウェハ70が封止樹脂層40側に円弧

(4)

特開2000-277682

5

状等に反ってしまった。そして、その外側表面に封止樹脂層40が形成されたウェハー70を格子状等にダイシング等して、上記のCSPタイプの半導体装置を個片に切り出した際に、そのウェハー70の反りが恒々の支障を来した。

【0006】ちなみに、シリコンからなるウェハーの熱膨張係数は、 $3 \times 10^{-6}$ であり、エポキシ樹脂からなる封止樹脂層40の熱膨張係数は、 $20 \times 10^{-6}$ である。

【0007】また、その反りが生じたウェハー70をダイシングして形成するCSPタイプの半導体装置にも、反りが生じてしまい、その半導体装置を配線回路基板140に実装するのに恒々の支障を来した。

【0008】そこで、本発明者は、種々の検討を重ねた結果、上記のCSPタイプの半導体装置の製造工程において、その電子回路形成面側に当たる外側表面に封止樹脂層が形成された上下2枚のウェハーを、その背面を接着層を介して互いに接合すれば、その上下2枚のウェハーが、接着層を挟んでほぼ上下に対象の構造となり、その上下2枚のウェハーが封止樹脂層側に円弧状等に戻るのを防ぐことができることを発見した。また、その背面を接着層を介して互いに接合した上下2枚のウェハーを格子状等にダイシングすれば、その背面が接着層を介して互いに接合された上下2枚の半導体チップを持つ反りのないCSPタイプの半導体装置を個片に切り出すことができることを発見した。

【0009】加えて、この上下2枚の半導体チップが絶縁樹脂層を介して互いに接合されたCSPタイプの半導体装置は、1枚の半導体チップしか持たない従来のCSPタイプの半導体装置に比べて、2枚の半導体チップを持っていて、そのCSPタイプの半導体装置のコンパクト化と高集積化とを図れることを発見した。

【0010】また、これと同様なことは、半導体チップの外側表面に、半導体チップに形成された電子回路に電気的に接続された再配線回路が絶縁層を介して形成されて、その再配線回路表面に絶縁樹脂層が積層形成されてなるCSPタイプの半導体装置、及び半導体チップの外側表面に、半導体チップに形成された電子回路に電気的に接続された再配線回路が樹脂等からなる絶縁層を介して形成されてなる、CSPタイプの半導体装置にも言えることを発見した。また、その外側表面に再配線回路が絶縁層を介して形成されて、その再配線回路表面に封止樹脂層が積層形成されたウェハー、又はその外側表面に再配線回路が絶縁層を介して形成されたウェハーをダイシングして形成する上記のCSPタイプの半導体装置の製造方法にも、利用可能であることを発見した。

【0011】即ち、本発明は、その電子回路形成面側に当たる外側表面に封止樹脂層が形成されたウェハー、その電子回路形成面側に当たる外側表面に再配線回路が絶縁層を介して形成されて、その再配線回路表面に封止樹脂層が積層形成されたウェハー、又はその電子回路形成

5

面側に当たる外側表面に再配線回路が絶縁層を介して形成されたウェハーに反りが生ずるのを防いで、そのウェハーをダイシング等する際の支障をなくすることができる。と共に、そのウェハーをダイシングして形成するCSPタイプの半導体装置にも反りが生ずるのを防ぐことができる。CSPタイプの半導体装置の製造方法を提供することを目的としている。また、上下2枚の半導体チップの背面が接着層を介して互いに接合されてなるコンパクト化、高集積化されたCSPタイプの半導体装置を提供することを目的としている。また、そのコンパクト化及び高集積化された半導体装置を配線回路基板に実装するための半導体装置の実装構造を提供することを目的としている。

【0012】

【課題を解決するための手段】上記目的を達成するために、本発明の第1の半導体装置は、上下2枚の半導体チップが、その背面を接着層を介して互いに接合され、その接合された2枚の半導体チップの電子回路形成面側に当たる外側表面には、封止樹脂層が形成され、前記半導体チップの電子回路に電気的に接続された導体ポストが、前記封止樹脂層を上下に貫いてその上部を封止樹脂層の上方に突出させて形成されたことを特徴としている。

【0013】本発明の第2の半導体装置は、上下2枚の半導体チップが、その背面を接着層を介して互いに接合され、その接合された2枚の半導体チップの電子回路形成面側に当たる外側表面には、前記半導体チップの電子回路に電気的に接続された再配線回路が絶縁層を介して形成されると共に、その再配線回路表面に封止樹脂層が積層形成され、前記再配線回路に電気的に接続された導体ポストが、前記封止樹脂層を上下に貫いてその上部を封止樹脂層の上方に突出させて形成されたことを特徴としている。

【0014】本発明の第1又は第2の半導体装置においては、前記封止樹脂層の上方に突出した導体ポストの上部に、はんだバンプが形成された構造とすることを好適としている。

【0015】本発明の第3の半導体装置は、上下2枚の半導体チップが、その背面を接着層を介して互いに接合され、その接合された2枚の半導体チップの電子回路形成面側に当たる外側表面には、前記半導体チップの電子回路に電気的に接続された再配線回路が絶縁層を介して形成され、その再配線回路の導体パッドにはんだバンプが突出形成されたことを特徴としている。

【0016】上記の第1の半導体装置においては、その背面が接着層を介して互いに接合された上下2枚の半導体チップ、及びその上下2枚の半導体チップの外側表面に形成された封止樹脂層が、それぞれ同一部材又はそれに近い部材で形成されていると共に、その構造が、接着層を挟んでほぼ上下に対象に形成されている。そのた

(5)

特開2000-277682

7

8

め、その上下2枚の半導体チップを持つ第1の半導体装置が、その封止樹脂層と半導体チップとの熱膨張係数の差に基づき上下等に反るのを防ぐことができる。そして、その反りのない第1の半導体装置を、同じく反りのない配線回路基板等に支障なく容易かつ的確に実装可能となる。

【0017】同様に、上記の第2の半導体装置においては、その背面が接着層を介して互いに接合された上下2枚の半導体チップ、及びその上下2枚の半導体チップの外側表面に樹脂等からなる絶縁層を介して形成された再配線回路とその再配線回路表面に積層形成された封止樹脂層とが、それぞれ同一部材又はそれに近い部材で形成されていると共に、その構造が、接着層を挟んでほぼ上下に対象に形成されている。そのため、その上下2枚の半導体チップを持つ第2の半導体装置が、その再配線回路や封止樹脂層と半導体チップとの熱膨張係数の差に基づき上下等に反るのを防ぐことができる。そして、その反りのない第2の半導体装置を、同じく反りのない配線回路基板等に支障なく容易かつ的確に実装可能となる。

【0018】同様に、上記の第3の半導体装置においては、その背面が接着層を介して互いに接合された上下2枚の半導体チップ、及びその上下2枚の半導体チップの外側表面に形成された再配線回路が、それぞれ同一部材又はそれに近い部材で形成されていると共に、その構造が、接着層を挟んでほぼ上下に対象に形成されている。そのため、その上下2枚の半導体チップを持つ第3の半導体装置が、その再配線回路と半導体チップとの熱膨張係数の差に基づき上下等に反るのを防ぐことができる。そして、その反りのない第3の半導体装置を、同じく反りのない配線回路基板等に支障なく容易かつ的確に実装可能となる。

【0019】上記の第1、第2又は第3の半導体装置においては、1枚の半導体チップしか持たない従来のCSPタイプの半導体装置に比べて、2枚の半導体チップを持っていて、コンパクトな高集積化されたCSPタイプの半導体装置を提供できる。

【0020】本発明の第1の半導体装置の製造方法は、次の工程を含むことを特徴としている。

a. 半導体チップ形成用の電子回路が形成されたウェハーであって、その電子回路形成面側に当たる外側表面に前記電子回路に電気的に接続された導体ポストが突出形成された上下2枚のウェハーを、その背面間に接着材を介在させて上下に重ね合わせると共に、その上下2枚のウェハーの導体ポストが突出形成された外側表面に封止樹脂材をそれぞれ配置した状態で、下金型の凹部のテンポラリーフィルムが敷設された底面に載置する工程。

b. 前記接着材、封止樹脂材及び上下2枚のウェハーを予備加熱する工程。

c. 予備加熱された上金型のテンポラリーフィルムで覆われた先端と予備加熱された前記下金型のテンポラリー

フィルムが敷設された凹部の底面とを相対的に接近させて、その上金型の先端と下金型の凹部の底面とにより前記上下2枚のウェハーの導体ポストが突出形成された外側表面にそれぞれ配置された予備加熱された封止樹脂材を押し潰し、その上下2枚のウェハーの導体ポストが突出形成された外側表面に封止樹脂層をそれぞれ形成すると共に、前記導体ポストを封止樹脂層を上下に通わせてその上部を封止樹脂層の上方に突出させ、かつ、前記上金型の先端と前記下金型の凹部の底面とにより前記上下2枚のウェハーの背面間に介在させた予備加熱された接着材を押し潰して接着層を形成し、その接着層を介して上下2枚のウェハーの背面を互いに接合する工程。

d. その背面が接着層を介して互いに接合された上下2枚のウェハーを前記下金型の凹部から取り出してダイシングし、その背面が接着層を介して互いに接合されて、その外側表面に封止樹脂層が形成された上下2枚の半導体チップからなる半導体装置を個片に切り出す工程。

【0021】この第1の半導体装置の製造方法においては、そのa工程において、その外側表面にウェハーに形成された電子回路に電気的に接続された導体ポストが突出形成された上下2枚のウェハーを、その背面間に接着材を介在させると共に、その上下2枚のウェハーの外側表面に封止樹脂材をそれぞれ配置した状態で、下金型のテンポラリーフィルムが敷設された凹部の底面に載置できる。

【0022】ここで、テンポラリーフィルムとは、クッション性及び耐熱性のある樹脂等からなるフィルムであって、上金型の先端と下金型の凹部の底面及びウェハーの外側表面を覆う封止樹脂層や再配線回路に接着されずにそれらから容易に剥離可能なフィルムをいう。

【0023】次いで、そのb工程において、その凹部に嵌入した接着材、封止樹脂材及び上下2枚のウェハーを予備加熱できる。

【0024】次いで、そのc工程において、予備加熱された上金型のテンポラリーフィルムで覆われた先端と予備加熱された下金型のテンポラリーフィルムで覆われた凹部の底面とを相対的に接近させることができる。そして、その上金型の先端と下金型の凹部の底面とにより、予備加熱された封止樹脂材をシート状に押し潰して、上下2枚のウェハーの外側表面に封止樹脂層を形成できる。

それと共に、上金型の先端を覆うクッション性のあるテンポラリーフィルム、及び下金型の凹部の底面に敷設されたクッション性のあるテンポラリーフィルムにより封止樹脂層を押し潰して、ウェハーに形成された電子回路に電気的に接続された導体ポストを上記の封止樹脂層を上下に通わせてその上部を封止樹脂層の上方に突出させることができる。さらに、前記相対的に接近させた上金型の先端と下金型の凹部の底面とにより、上下のウェハーの背面間に介在させた予備加熱された接着材をシート状に押し潰して接着層を形成し、その接着層を介し

(6)

特開2000-277682

9

10

て上下2枚のウェハーの背面を互いに接合できる。そして、その背面が接着層を介して互いに接合されて、その外側表面に封止樹脂層が形成された上下2枚のウェハーを、接着層を挟んでほぼ上下に対象の構造に形成できる。そして、その上下2枚のウェハーが上下等に反るのを防ぐことができる。

【0025】その後、そのd工程において、その背面が接着層を介して互いに接合された反りのない上下2枚のウェハーを下金型の凹部から取り出して、その上下2枚のウェハーをダイシングできる。そして、その背面が接着層を介して互いに接合され、その外側表面に封止樹脂層が形成された上下2枚の半導体チップからなる反りのない第1の半導体装置を個片に切り出すことができる。

【0026】本発明の第2の半導体装置の製造方法は、次の工程を含むことを特徴としている。

a. 半導体チップ形成用の電子回路が形成されたウェハーであって、その電子回路形成面側に当たる外側表面に前記電子回路に電気的に接続された再配線回路が絶縁層を介して形成されて、その再配線回路に該再配線回路に電気的に接続された導体ポストが突出形成された上下2枚のウェハーを、その背面間に接着材を介在させて上下に重ね合わせると共に、その上下2枚のウェハーの再配線回路が形成された外側表面に封止樹脂材をそれぞれ配置した状態で、下金型の凹部のテンポラリーフィルムが敷設された底面に載置する工程。

b. 前記接着材、封止樹脂材及び上下2枚のウェハーを予備加熱する工程。

c. 予備加熱された上金型のテンポラリーフィルムで覆われた先端と予備加熱された前記下金型のテンポラリーフィルムが敷設された凹部の底面とを相対的に接近させて、その上金型の先端と下金型の凹部の底面とにより前記上下2枚のウェハーの再配線回路が形成された外側表面にそれぞれ配置された予備加熱された封止樹脂材を押し潰し、その上下2枚のウェハーの再配線回路が形成された外側表面に封止樹脂層をそれぞれ積層形成すると共に、前記導体ポストを封止樹脂層を上下に通達させてその上部を封止樹脂層の上方に突出させ、かつ、前記上金型の先端と下金型の凹部の底面とにより前記上下2枚のウェハーの背面間に介在させた予備加熱された接着材を押し潰して接着層を形成し、その接着層を介して上下2枚のウェハーの背面を互いに接合する工程。

d. その背面が接着層を介して互いに接合された上下2枚のウェハーを前記下金型の凹部から取り出してダイシングし、その背面が接着層を介して互いに接合されて、その再配線回路表面に封止樹脂層が積層形成された上下2枚の半導体チップからなる半導体装置を個片に切り出す工程。

【0027】この第2の半導体装置の製造方法においては、そのa工程において、その外側表面にウェハーに形成された電子回路に電気的に接続された再配線回路が絶

縁層を介して形成されて、その再配線回路に導体ポストが突出形成された上下2枚のウェハーを、その背面間に接着材を介在させると共に、その上下2枚の半導体チップの外側表面に封止樹脂材をそれぞれ配置した状態で、下金型のテンポラリーフィルムが敷設された凹部の底面に載置できる。

【0028】次いで、そのb工程において、その凹部に嵌入した接着材、封止樹脂材及び上下2枚のウェハーを予備加熱できる。

【0029】次いで、そのc工程において、予備加熱された上金型のテンポラリーフィルムで覆われた先端と予備加熱された下金型のテンポラリーフィルムで覆われた凹部の底面とを相対的に接近させることができる。そして、その上金型の先端と下金型の凹部の底面とにより、予備加熱された封止樹脂材をシート状に押し潰して、上下2枚のウェハーの再配線回路が形成された外側表面に封止樹脂層を形成できる。それと共に、上金型の先端を覆うクッション性のあるテンポラリーフィルム、及び下金型の凹部の底面に敷設されたクッション性のあるテンポラリーフィルムにより封止樹脂層を押し潰して、ウェハーに形成された電子回路に電気的に接続された再配線回路に突出形成された導体ポストを上記の封止樹脂層を上下に通達させてその上部を封止樹脂層の上方に突出させることができる。さらに、前記相対的に接近させた上金型の先端と下金型の凹部の底面とにより、上下のウェハーの背面間に介在させた予備加熱された接着材をシート状に押し潰して接着層を形成し、その接着層を介して上下2枚のウェハーの背面を互いに接合できる。そして、その背面が接着層を介して互いに接合されて、その外側表面に再配線回路と封止樹脂層とが積層形成された上下2枚のウェハーを、接着層を挟んでほぼ上下に対象の構造に形成できる。そして、その上下2枚のウェハーが上下等に反るのを防ぐことができる。

【0030】その後、そのd工程において、その背面が接着層を介して互いに接合された反りのない上下2枚のウェハーを下金型の凹部から取り出して、その上下2枚のウェハーをダイシングできる。そして、その背面が接着層を介して互いに接合されて、その外側表面に再配線回路と封止樹脂層とが積層形成された上下2枚の半導体チップからなる反りのない第2の半導体装置を個片に切り出すことができる。

【0031】本発明の第1又は第2の半導体装置の製造方法においては、そのc工程の後であって、d工程の前に、前記封止樹脂層の上方に突出した導体ポストの上部にはんだバンプを形成することを好適としている。

【0032】この第1又は第2の半導体装置の製造方法にあつては、封止樹脂層の上方に突出した導体ポストの上部にはんだバンプが形成されてなるCSPタイプの反りのない半導体装置を形成できる。

【0033】本発明の第3の半導体装置の製造方法は、



11

次の工程を含むことを特徴としている。

a. 半導体チップ形成用の電子回路が形成されたウェハであって、その電子回路形成面側に当たる外側表面に前記電子回路に電気的に接続された再配線回路が絶縁層を介して形成された上下2枚のウェハを、その背面間に接着材を介在させて上下に重ね合わせて、下金型の凹部のテンポラリーフィルムが敷設された底面に載置する工程。

b. 前記接着材及び上下2枚のウェハを予備加熱する工程。

c. 予備加熱された上金型のテンポラリーフィルムで覆われた先端と予備加熱された前記下金型のテンポラリーフィルムが敷設された凹部の底面とを相対的に接近させて、その上金型の先端と下金型の凹部の底面とにより前記上下2枚のウェハの背面間に介在させた予備加熱された接着材を押し潰して接着層を形成し、その接着層を介して上下2枚のウェハの背面を互いに接合する工程。

d. その背面が接着層を介して互いに接合された上下2枚のウェハを前記下金型の凹部から取り出して、その上下2枚のウェハの外側表面に形成された前記再配線回路の導体パッドにはんだバンプを突出形成する工程。

e. 前記はんだバンプが形成された上下2枚のウェハをダイシングし、その背面が接着層を介して互いに接合されて、その再配線回路の導体パッドにはんだバンプが突出形成された上下2枚の半導体チップからなる半導体装置を個片に切り出す工程。

【0034】この第3の半導体装置の製造方法においては、そのa工程において、その外側表面に絶縁層を介して再配線回路が形成された上下2枚のウェハを、その背面間に接着材を介在させた状態で、下型のテンポラリーフィルムが敷設された凹部の底面に載置できる。

【0035】次いで、そのb工程において、その凹部に嵌入した接着材及び上下2枚のウェハを予備加熱できる。

【0036】次いで、そのc工程において、予備加熱された上金型のテンポラリーフィルムで覆われた先端と予備加熱された下金型のテンポラリーフィルムが敷設された凹部の底面とを相対的に接近させることができる。そして、その上金型の先端と下金型の凹部の底面とにより、上下2枚のウェハの背面間に介在させた予備加熱された接着材をシート状に押し潰して接着層を形成し、その接着層を介して上下2枚のウェハの背面を互いに接合できる。そして、その背面が接着層を介して互いに接合されて、その外側表面に再配線回路が形成された上下2枚のウェハを、接着層を挟んでほぼ上下に対象の構造に形成できる。そして、その上下2枚のウェハが上下等に反るのを防ぐことができる。

【0037】次いで、そのd工程において、その背面が接着層を介して互いに接合された反りのない上下2枚の

(7)

特開2000-277682

12

ウェハを下金型の凹部から取り出して、その上下2枚のウェハの外側表面に形成された再配線回路の導体パッドに導体バンプを突出形成できる。

【0038】その後、そのe工程において、その導体バンプが形成された上下2枚のウェハをダイシングできる。そして、その背面が接着層を介して互いに接合されて、その外側表面の再配線回路の導体パッドに導体バンプが突出形成された上下2枚の半導体チップからなる反りのない第3の半導体装置を個片に切り出すことができる。

10

【0039】本発明の第1、第2又は第3の半導体装置の製造方法においては、そのa工程において、下金型の凹部内側に突設された突条に上下2枚のウェハの周縁に刻設されたノッチを嵌入させて、その上下のウェハに形成された半導体チップが上下方向に重なり合うように、その上下2枚のウェハを凹部内側に位置決めすることを好適としている。

20

【0040】この第1、第2又は第3の半導体装置の製造方法においては、そのa工程において、上下2枚のウェハの周縁のノッチを下金型の凹部内側の突条に嵌入させて、その上下のウェハに形成された半導体チップが上下方向に重なり合うように、上下2枚のウェハを凹部内側に位置決めできる。そして、そのc工程において、その上下のウェハに形成された半導体チップが上下方向に重なり合うように、上下2枚のウェハの背面を接着層を介して互いに接合できる。そして、そのd又はe工程において、その背面が接着層を介して互いに接合された上下2枚のウェハをダイシングした際に、その上下2枚のウェハから個片に切り出される第1、第2又は第3の半導体装置の上下の半導体チップに形成された電子回路の一部が、切除されてしまうのを防ぐことができる。

30

40

【0041】本発明の半導体装置の実装構造は、上下2枚の配線回路基板の間に、第1、第2又は第3の半導体装置が配置されて、その半導体装置の上部の半導体チップに形成された電子回路又は該電子回路に電気的に接続された再配線回路に電気的に接続された導体ポスト、該導体ポストに形成されたはんだバンプ又は前記再配線回路の導体パッドに形成されたはんだバンプが、それに対応する上部の配線回路基板に形成された導体パッドに接続されると共に、その半導体装置の下部の半導体チップに形成された電子回路又は該電子回路に電気的に接続された再配線回路に電気的に接続された導体ポスト、該導体ポストに形成されたはんだバンプ又は前記再配線回路の導体パッドに形成されたはんだバンプが、それに対応する下部の配線回路基板に形成された導体パッドに接続されて、前記半導体装置が上下2枚の前記配線回路基板に互って実装されてなることを特徴としている。

【0042】この半導体装置の実装構造においては、その第1、第2又は第3の半導体装置の上部の半導体チッ

50

(8)

特開2000-277682

13

14

ブに形成された電子回路を、該電子回路に再配線回路を介して又は介さずに電気的に接続された導体ポスト、該導体ポストに形成されたはんだバンプ又は前記電子回路に電気的に接続された再配線回路の導体パッドに形成されたはんだバンプを介して、それに対応する上部の配線回路基板に形成された導体パッドに接続できる。そして、その上部の半導体チップの電子回路と上部の配線回路基板の配線回路とを電気的に接続できる。同様にし、その第1、第2又は第3の半導体装置の下部の半導体チップに形成された電子回路を、該電子回路に再配線回路を介して又は介さずに電気的に接続された導体ポスト、該導体ポストに形成されたはんだバンプ又は前記電子回路に電気的に接続された再配線回路の導体パッドに形成されたはんだバンプを介して、それに対応する下部の配線回路基板に形成された導体パッドに接続できる。そして、その下部の半導体チップの電子回路と下部の配線回路基板の配線回路とを電気的に接続できる。そして、その第1、第2又は第3の半導体装置を、上下2枚の配線回路基板に互って実装できる。また、2枚の半導体チップを持つコンパクトで高集積化された第1、第2又は第3の半導体装置を、上下2枚の配線回路基板に互って高密度に実装できる。

【0043】

【発明の実施の形態】次に、本発明の実施の形態を図面に従い説明する。図1又は図2は本発明の第1の半導体装置の好適な実施の形態を示し、図1又は図2はその正面断面図である。以下に、この第1の半導体装置を説明する。

【0044】図1又は図2の第1の半導体装置は、上下2枚の小板片状の半導体チップ10を持っていて、その上下2枚の半導体チップ10の背面が、接着層30を介して互いに接合されている。上下2枚の半導体チップ10の電子回路形成面側に当たる外側表面には、封止樹脂層40が形成されている。それと共に、半導体チップ10に形成された電子回路（図示せず）に電気的に接続された導体ポスト50が、封止樹脂層40を上下に貫いてその上部を封止樹脂層40上方に突出させて形成されている。接着層30及び封止樹脂層40は、170～180℃に加熱して硬化させるエポキシ樹脂等を用いて形成されている。導体ポスト50は、Cu等を用いて形成されている。

【0045】加えて、図2に示した第1の半導体装置においては、封止樹脂層40の上方に突出した導体ポスト50の上部に、ほぼ半球状のはんだバンプ60が形成されている。

【0046】図1又は図2に示した第1の半導体装置は、以上のように構成されていて、その構造が、接着層30を挟んでほぼ上下に対称に形成されている。そして、その第1の半導体装置が、半導体チップ10と封止樹脂層40との熱膨張係数の差に基づき、上下等に反る

のが防止されている。

【0047】次に、この第1の半導体装置の製造方法であって、本発明の第1の半導体装置の製造方法の好適な実施の形態を説明する。

【0048】図3に示したように、半導体チップ形成用の電子回路（図示せず）が縦横に複数並べて形成された薄い円板状の2枚のウェハ70であって、その電子回路形成面側に当たる外側表面にウェハ70に形成された前記電子回路に電気的に接続された導体ポスト50が突出形成された上下2枚のウェハ70を、その背面間に接着材32を介在させた状態で、その導体ポスト50が突出形成されたウェハ70の外側表面を外方に向けて重ね合わせている。上下2枚のウェハ70の外側表面には、封止樹脂材42をそれぞれ配置している。接着材32及び封止樹脂材42には、ブロック状又はシート状（図はシート状）をしたエポキシ樹脂等を用いている。次いで、その背面間に接着材32を介在させると共に、その外側表面に封止樹脂材42をそれぞれ配置した上下2枚のウェハ70を、下金型90の凹部92に嵌入している。そして、その上下2枚のウェハ70を、下金型の凹部92のテンポラリーフィルム100が敷設された底面に載置している。テンポラリーフィルム100には、クッション性があり、170～180℃の高熱に耐え得る樹脂等からなるフィルムであって、上金型94の先端や下金型の凹部92の底面及びウェハ70の外側表面を覆う封止樹脂層40に接着されずにそれらから容易に剥離可能なフィルムを用いている。そして、本発明の第1の半導体装置の製造方法のa工程を行っている。

【0049】次いで、上記の接着材32、封止樹脂材42及び上下2枚のウェハ70、80を、170～180℃に予備加熱している。そして、本発明の第1の半導体装置の製造方法のb工程を行っている。

【0050】次いで、図4に示したように、170～180℃に予備加熱された上金型94であって、テンポラリーフィルム100で覆われた上金型94の先端と、170～180℃に予備加熱された下金型90のテンポラリーフィルム100で覆われた凹部92の底面とを、上金型94を下金型90方向に降下させると共に、下金型の凹部92の底面を下金型90内を上昇させる等して、相対的に接近させている。そして、その相対的に接近させた上金型94の先端と下金型の凹部92の底面とにより、上下2枚のウェハ70の外側表面にそれぞれ配置された予備加熱された封止樹脂材42をシート状に押し潰している。そして、その上下2枚のウェハ70の外側表面に、封止樹脂層40をそれぞれ形成している。それと共に、クッション性のあるテンポラリーフィルム100を用いて、ウェハ70の外側表面に突出形成された導体ポスト50を封止樹脂層40を上下に貫通させてその上部を封止樹脂層40の上方に突出させている。さ

15

らに、上記の相対的に接近させた上金型94の先端と下金型の凹部92の底面とにより、上下2枚のウェハー70の背面間に介在させた予備加熱された接着材32をシート状に押し潰して、接着層30を形成している。そして、その接着層30を介して、上下2枚のウェハー70の背面を互いに接合している。そして、本発明の第1の半導体装置の製造方法のc工程を行っている。

【0051】その後、その背面が接着層30を介して互いに接合された上下2枚のウェハー70を下金型の凹部92から取り出して、その上下2枚のウェハー70をダイサiserやスライサiser等を用いて格子状等にダイシングしている。そして、その背面が接着層30を介して互いに接合されて、その外側表面に封止樹脂層40が形成された上下2枚の半導体チップ10を持つ図1に示した第1の半導体装置を個片に切り出している。そして、本発明の第1の半導体装置の製造方法のd工程を行っている。

【0052】又は、それに加えて、上記のc工程の後であって、d工程の前に、封止樹脂層40上方に突出した導体ポスト50の上部にはんだバンプ60を形成している。そして、そのd工程において、上下2枚のウェハー70をダイシングして個片に切り出す上下2枚の半導体チップ10の外側表面に形成された封止樹脂層40の上方に突出した導体ポスト50の上部にはんだバンプ60が形成された図2に示した第1の半導体装置を形成している。

【0053】図3と図4に示した第1の半導体装置の製造方法は、以上の工程からなり、この第1の半導体装置の製造方法においては、そのc工程において形成する、その背面が接着層30を介して互いに接合され、その外側表面に封止樹脂層40が形成された上下2枚のウェハー70を、接着層30を挟んでほぼ上下に対象の構造に形成できる。そして、その上下2枚のウェハーが上下等に反るのを防ぐことができる。そして、そのd工程において、上記の上下2枚のウェハー70を共にダイシングして個片に切り出す第1の半導体装置が上下等に反るのを防止できる。

【0054】図5又は図6は本発明の第2の半導体装置の好適な実施の形態を示し、図5又は図6はその正面断面図である。以下に、この第2の半導体装置を説明する。

【0055】図5又は図6の第2の半導体装置は、上下2枚の小板片状の半導体チップ10を持っていて、その上下2枚の半導体チップ10の背面が、接着層30を介して互いに接合されている。上下2枚の半導体チップ10の電子回路形成面側に当たる外側表面には、半導体チップ10に形成された電子回路（図示せず）に電気的に接続された再配線回路120が絶縁層122を介して形成されていると共に、その再配線回路120表面に封止樹脂層40が積層形成されている。再配線回路120には、該再配線回路に電気的に接続された導体ポスト50

(9)

特開2000-277682

16

が、封止樹脂層40を上下に貫いてその上部を封止樹脂層40上方に突出させて形成されている。接着層30、絶縁層122及び封止樹脂層40は、170～180℃に加熱して硬化させるエポキシ樹脂等を用いて形成されている。導体ポスト50は、Cu等を用いて形成されている。再配線回路120は、エポキシ樹脂等からなる絶縁層122を介して、Cu等からなる導体パターン124により一層構造又は多層構造に形成されている。多層構造をした上下の導体パターン124の間は、絶縁層122を上下に貫いて設けられたCuめっき層等からなる導体ビア126により接続されている。

【0056】加えて、図6に示した第2の半導体装置においては、封止樹脂層40の上方に突出した導体ポスト50の上部に、ほぼ半球状のはんだバンプ60が形成されている。

【0057】図5又は図6に示した第2の半導体装置は、以上のように構成されていて、その構造が、接着層30を挟んでほぼ上下に対象に形成されている。そして、その第2の半導体装置が、半導体チップ10と絶縁層122を介して形成された再配線回路120や封止樹脂層40との熱膨張係数の差に基づき、上下等に反るのが防止されている。

【0058】次に、この第2の半導体装置の製造方法であって、本発明の第2の半導体装置の製造方法の好適な実施の形態を説明する。

【0059】図7に示したように、半導体チップ形成用の電子回路（図示せず）が縦横に複数並べて形成された薄い円板状の2枚のウェハー70であって、その電子回路形成面側に当たる外側表面に絶縁層122を介して形成された再配線回路120であって、ウェハー70に形成された電子回路に電気的に接続された再配線回路120に導体ポスト50が突出形成された上下2枚のウェハー70を、その背面間に接着材32を介在させた状態で、その再配線回路120が形成されたウェハー70の外側表面を外方に向けて重ね合わせている。上下2枚のウェハー70の外側表面には、封止樹脂材42をそれぞれ配置している。接着材32及び封止樹脂材42には、ブロック状又はシート状（図はシート状）をしたエポキシ樹脂等を用いている。次いで、その背面間に接着材32を介在させると共に、その外側表面に封止樹脂材42をそれぞれ配置した上下2枚のウェハー70を、下金型90の凹部92に嵌入している。そして、その上下2枚のウェハー70を、下金型の凹部92のテンポラリーフィルム100が敷設された底面に載置している。テンポラリーフィルム100には、クッション性があり、170～180℃の高熱に耐え得る樹脂等からなるフィルムであって、上金型94の先端や下金型の凹部92の底面及びウェハー70の外側表面を覆う封止樹脂層40や再配線回路120に接着されずにそれらから容易に剥離可能なフィルムを用いている。そして、本発明の第2の半

(10)

特開2000-277682

17

導体装置の製造方法のa工程を行っている。

【0060】次いで、上記の接着材32、封止樹脂材42及び上下2枚のウェハー70、80を、170～180℃に予備加熱している。そして、本発明の第2の半導体装置の製造方法のb工程を行っている。

【0061】次いで、図8に示したように、170～180℃に予備加熱された上金型94であって、テンポラリーフィルム100で覆われた上金型94の先端と、170～180℃に予備加熱された下金型90のテンポラリーフィルム100で覆われた凹部92の底面とを、上金型94を下金型90方向に降下させると共に、下金型の凹部92の底面を下金型90内を上昇させる等して、相対的に接近させている。そして、その相対的に接近させた上金型94の先端と下金型の凹部92の底面とにより、上下2枚のウェハー70の外側表面にそれぞれ配置された予備加熱された封止樹脂材42をシート状に押し潰している。そして、その上下2枚のウェハー70の再配線回路120が形成された外側表面に、封止樹脂層40をそれぞれ積層形成している。それと共に、クッション性のあるテンポラリーフィルム100を用いて、ウェハー70の外側表面に形成された再配線回路120に突出形成された導体ポスト50を封止樹脂層40を上下に貫通させてその上部を封止樹脂層40の上方に突出させている。さらに、上記の相対的に接近させた上金型94の先端と下金型の凹部92の底面とにより、上下2枚のウェハー70の背面間に介在させた予備加熱された接着材32をシート状に押し潰して、接着層30を形成している。そして、その接着層30を介して、上下2枚のウェハー70の背面を互いに接合している。そして、本発明の第2の半導体装置の製造方法のc工程を行っている。

【0062】その後、その背面が接着層30を介して互いに接合された上下2枚のウェハー70を下金型の凹部92から取り出して、その上下2枚のウェハー70をダイサーやスライサー等を用いて格子状等にダイシングしている。そして、その背面が接着層30を介して互いに接合されて、その外側表面に形成された再配線回路120表面に封止樹脂層40が積層形成された上下2枚の半導体チップ10を持つ図5に示した第2の半導体装置を個片に切り出している。そして、本発明の第2の半導体装置の製造方法のd工程を行っている。

【0063】又は、それに加えて、上記のc工程の後であって、d工程の前に、封止樹脂層40の上方に突出した導体ポスト50の上部にほんだパンプ60を形成している。そして、そのd工程において、上下2枚のウェハー70をダイシングして個片に切り出す上下2枚の半導体チップ10の外側表面に再配線回路120を介して積層形成された封止樹脂層40の上方に突出した導体ポスト50の上部にほんだパンプ60が形成された図6に示した第2の半導体装置を形成している。

18

【0064】図7と図8に示した第2の半導体装置の製造方法は、以上の工程からなり、この第2の半導体装置の製造方法においては、そのc工程において形成する、その背面が接着層30を介して互いに接合されて、その外側表面に再配線回路120を介して封止樹脂層40が積層形成された上下2枚のウェハー70を、接着層30を挟んでほぼ上下に対象の構造に形成できる。そして、その上下2枚のウェハーが上下等に反るのを防ぐことができる。そして、そのd工程において、上記の上下2枚のウェハー70を共にダイシングして個片に切り出す第2の半導体装置が上下等に反るのを防止できる。

【0065】図9は本発明の第3の半導体装置の好適な実施の形態を示し、図9はその正面断面図である。以下に、この第3の半導体装置を説明する。

【0066】図の第3の半導体装置は、上下2枚の小板片状の半導体チップ10を持っていて、その上下2枚の半導体チップ10が、その背面を接着層30を介して互いに接合されている。上下2枚の半導体チップ10の電子回路形成面側に当たる外側表面には、半導体チップ10に形成された電子回路（図示せず）に電気的に接続された再配線回路120が絶縁層122を介して形成されている。再配線回路120の導体パッドには、ほんだパンプ60が突出形成されている。接着層30は、170～180℃に加熱して硬化させるエポキシ樹脂等を用いて形成されている。再配線回路120は、エポキシ樹脂等からなる絶縁層122を介して、Cu等からなる導体パターン124により一層構造又は多層構造に形成されている。多層構造をした上下の導体パターン124の間は、絶縁層122を上下に覆って設けられたCuめっき層等からなる導体ビア126により接続されている。

【0067】図9に示した第3の半導体装置は、以上のように構成されていて、その構造が、接着層30を挟んでほぼ上下に対象に形成されている。そして、その第3の半導体装置が、半導体チップ10と再配線回路120との熱膨張係数の差に基づき、上下等に反るのが防止されている。

【0068】次に、この第3の半導体装置の製造方法であって、本発明の第3の半導体装置の製造方法の好適な実施の形態を説明する。

【0069】図10に示したように、半導体チップ形成用の電子回路（図示せず）が形成された薄い円板状のウェハー70であって、その電子回路形成面側に当たる外側表面に絶縁層122を介して形成された再配線回路120であって、ウェハー70に形成された電子回路に電気的に接続された再配線回路120が形成された上下2枚のウェハー70を、その背面間に接着材32を介在させた状態で、その再配線回路120が形成されたウェハー70の外側表面を外方に向けて重ね合わせている。接着材32には、ブロック状又はシート状（図はシート状）をしたエポキシ樹脂等を用いている。次いで、その

(11)

特開2000-277682

19

背面間に接着材32を介在させた上下2枚のウェハー70を、下金型の凹部92に嵌入している。そして、その上下2枚のウェハー70を、下金型の凹部92のテンポラリーフィルム100が敷設された底面に載置している。テンポラリーフィルム100には、クッション性があり、170～180℃の高熱に耐え得る樹脂等からなるフィルムであって、上金型94の先端や下金型の凹部92の底面及びウェハー70の外側表面を覆う再配線回路120に接着されずにそれらから容易に剥離可能なフィルムを用いている。そして、本発明の第3の半導体装置の製造方法のa工程を行っている。

【0070】次いで、上記の接着材32及び上下2枚のウェハー70を、170～180℃に予備加熱している。そして、本発明の第3の半導体装置の製造方法のb工程を行っている。

【0071】次いで、図11に示したように、170～180℃に予備加熱された上金型94であって、テンポラリーフィルム100で覆われた上金型94の先端と、170～180℃に予備加熱された下金型90のテンポラリーフィルム100で覆われた凹部92の底面とを、上金型94を下金型90方向に降下させると共に、下金型の凹部92の底面を下金型90内のその上方に上昇させる等して、相対的に接近させている。そして、上金型94の先端と下金型の凹部92の底面とにより、上下2枚のウェハー70を上下方向に押圧している。そして、その上下2枚のウェハー70の背面間に介在させた予備加熱された接着材32をシート状に押し潰して、接着層30を形成している。そして、その接着層30を介して、上下2枚のウェハー70、80の背面を互いに接合している。そして、本発明の第3の半導体装置の製造方法のc工程を行っている。

【0072】次いで、図12に示したように、その背面が接着層30を介して互いに接合された上下2枚のウェハー70を下金型の凹部92から取り出して、その上下2枚のウェハー70の外側表面に形成された再配線回路120の導体パッドにはんだパンプ60を突出形成している。そして、本発明の第3の半導体装置の製造方法のd工程を行っている。

【0073】その後、そのはんだパンプ60が突出形成された上下2枚のウェハー70をダイサーやスライザー等を用いて格子状等にダイシングしている。そして、その背面が接着層30を介して互いに接合され、その外側表面の再配線回路120の導体パッドにはんだパンプ60が突出形成された上下2枚の半導体チップ10を持つ図9に示した第3の半導体装置を個片に切り出している。そして、本発明の第3の半導体装置の製造方法のe工程を行っている。

【0074】図10ないし図12に示した第3の半導体装置の製造方法は、以上の工程からなり、この第3の半導体装置の製造方法においては、そのc工程において形

20

成する、その背面が接着層30を介して互いに接合され、その外側表面に再配線回路120が形成された上下2枚のウェハー70を、接着層30を挟んでほぼ上下に対象の構造に形成できる。そして、その上下2枚のウェハーが上下等に反るのを防ぐことができる。そして、そのe工程において、上記の上下2枚のウェハー70をダイシングして個片に切り出す第3の半導体装置が上下等に反るのを防止できる。

【0075】上述の第1、第2又は第3の半導体装置の製造方法においては、図3又は図4に示したように、そのa工程において、下金型の凹部92内側に突設された突条96に上下2枚のウェハー70の周縁に刻設されたノッチ72を嵌入させると良い。そして、その上下のウェハー70に形成された半導体チップ10が上下方向に重なり合うように、その上下2枚のウェハー70を下金型の凹部92内側に位置決めすると良い。そして、そのd又はe工程において、その背面が接着層30を介して互いに接合された上下2枚のウェハー70を格子状等にダイシングした際に、その上下2枚のウェハー70から個片に切り出される第1、第2又は第3の半導体装置の上下2枚の半導体チップ10に形成された電子回路の一部がその半導体チップ10から切除されてしまうのを的確に防ぐことができるようにすると良い。

【0076】また、上記の下金型の凹部92に嵌入する上下2枚のウェハー70は、画像処理装置を用いて、その上下のウェハー70に形成された半導体チップ10が上下方向に正確に重なり合うように、下金型の凹部92内側に位置決めしても良い。そして、その上下2枚のウェハー70から個片に切り出される第1、第2又は第3の半導体装置の上下2枚の半導体チップ10に形成された電子回路の一部がその半導体チップ10から切除されてしまうのを的確に防ぐことができるようにしても良い。

【0077】図13は本発明の半導体装置の実装構造の好適な実施の形態を示し、図13はその構造説明図である。以下に、この半導体装置の実装構造を説明する。

【0078】図の半導体装置の実装構造では、上下2枚の配線回路基板140の間に、本発明の第1、第2又は第3の半導体装置（図は第1の半導体装置）200が配設されて、その半導体装置200の上部の半導体チップ10に形成された電子回路に再配線回路120を介して又は介さずに電気的に接続された導体ポスト50、該導体ポストに形成されたはんだパンプ60又は前記電子回路に電気的に接続された再配線回路120の導体パッドに形成されたはんだパンプ60が、それに対応する上部の配線回路基板140に形成された導体パッド142にはんだ付け接続されている。それと共に、その第1、第2又は第3の半導体装置200の下部の半導体チップ10に形成された電子回路に再配線回路120を介して又は介さずに電気的に接続された導体ポスト50、該導体

(12)

特開2000-277682

21

22

ホストに形成されたはんだバンプ60又は前記電子回路に電気的に接続された再配線回路120の導体パッドに形成されたはんだバンプ60が、それに対応する下部の配線回路基板140に形成された導体パッド142にはんだ付け接続されている。そして、第1、第2又は第3の半導体装置200が、上下2枚の前記配線基板140に互って実装されている。その際には、はんだバンプ60を持たない図1又は図5に示した第1又は第2の半導体装置200にあっては、その封止樹脂層40上方に突出した導体ポスト50の上部が、それに対応する配線回路基板140の導体パッド142に形成されたはんだバンプ(図示せず)を用いて、配線回路基板140の導体パッド142にはんだ付け接続されている。

【0079】図13に示した半導体装置の実装構造は、以上のように構成されていて、この半導体装置の実装構造においては、その第1、第2又は第3の半導体装置200の上部の半導体チップ10に形成された電子回路に再配線回路120を介して又は介さずに電気的に接続された導体ポスト50、該導体ポストに形成されたはんだバンプ60又は前記電子回路に電気的に接続された再配線回路120の導体パッドに形成されたはんだバンプ60を、それに対応する上部の配線回路基板140に形成された導体パッド142に接続できる。そして、その上部の半導体チップ10に形成された電子回路と上部の配線回路基板200の配線回路とを電気的に接続できる。同様に、その第1、第2又は第3の半導体装置200の下部の半導体チップ10に形成された電子回路に再配線回路120を介して又は介さずに電気的に接続された導体ポスト50、該導体ポストに形成されたはんだバンプ60又は前記電子回路に電気的に接続された再配線回路120の導体パッドに形成されたはんだバンプ60を、それに対応する下部の配線回路基板140に形成された導体パッド142に接続できる。そして、その下部の半導体チップ10に形成された電子回路と下部の配線回路基板140の配線回路とを電気的に接続できる。そして、その第1、第2又は第3の半導体装置200を、上下2枚の配線回路基板140に互って実装できる。また、上下2枚の半導体チップ10を持つコンパクトで高集積化された第1、第2又は第3の半導体装置200を、上下2枚の配線回路基板140に互ってコンパクトに高密度に実装できる。

【0080】

【発明の効果】以上説明したように、本発明の第1、第2又は第3の半導体装置によれば、上下2枚の半導体チップを持つコンパクトで高集積化された半導体装置を提供できる。また、その第1、第2又は第3の半導体装置が、接着層を挟んでほぼ上下に対向な構造をしていて、その第1、第2又は第3の半導体装置が円弧状等に反るのを的確に防ぐことができる。そして、その第1、第2又は第3の半導体チップを、配線回路基板等に容易かつ

的確に実装できる。

【0081】本発明の第1、第2又は第3の半導体装置の製造方法によれば、半導体チップ形成用の電子回路が形成された上下2枚のウェハであって、その背面が接着層を介して互いに接合されて、その電子回路形成面側に当たる外側表面に封止樹脂層や再配線回路が形成された上下2枚のウェハが、円弧状等に反るのを的確に防ぐことができる。そして、その上下2枚のウェハを格子状等にダイシングして個片に切り出す本発明の第1、第2又は第3の半導体装置に反りが生ずるのを的確に防ぐことができる。

【0082】本発明の半導体装置の実装構造によれば、本発明の第1、第2又は第3の半導体装置を、上下2枚の配線回路基板に互ってコンパクトに高密度に実装できる。

【図面の簡単な説明】

【図1】本発明の第1の半導体装置の正面断面図である。

【図2】本発明の第1の半導体装置の正面断面図である。

【図3】本発明の第1の半導体装置の製造方法の工程説明図である。

【図4】本発明の第1の半導体装置の製造方法の工程説明図である。

【図5】本発明の第2の半導体装置の正面断面図である。

【図6】本発明の第2の半導体装置の正面断面図である。

【図7】本発明の第2の半導体装置の製造方法の工程説明図である。

【図8】本発明の第2の半導体装置の製造方法の工程説明図である。

【図9】本発明の第3の半導体装置の正面断面図である。

【図10】本発明の第3の半導体装置の製造方法の工程説明図である。

【図11】本発明の第3の半導体装置の製造方法の工程説明図である。

【図12】本発明の第3の半導体装置の製造方法の工程説明図である。

【図13】本発明の半導体装置の実装構造の説明図である。

【図14】従来のCSPタイプの半導体装置の正面断面図である。

【図15】従来のCSPタイプの半導体装置の実装構造の説明図である。

【図16】ウェハの平面図とその側面断面図である。

【符号の説明】

10 半導体チップ

30 接着層

(13)

特開2000-277682

23

24

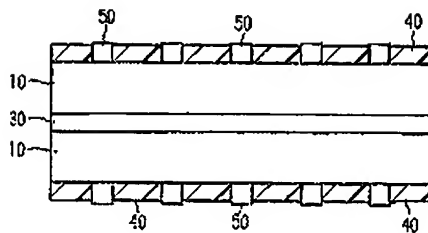
32 接着材  
40 封止樹脂層  
42 封止樹脂材  
50 導体ポスト  
60 はんだバンプ  
70 ウェハー  
72 ノッチ  
90 下金型  
92 下金型の凹部  
94 上金型

\* 96 突起

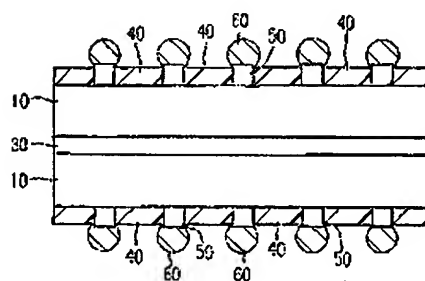
100 テンポラリーフィルム  
120 再配線回路  
122 絶縁層  
124 導体パターン  
126 導体ビア  
140 配線回路基板  
142 導体パッド  
200 第1、第2又は第3の半導体装置

\* 10

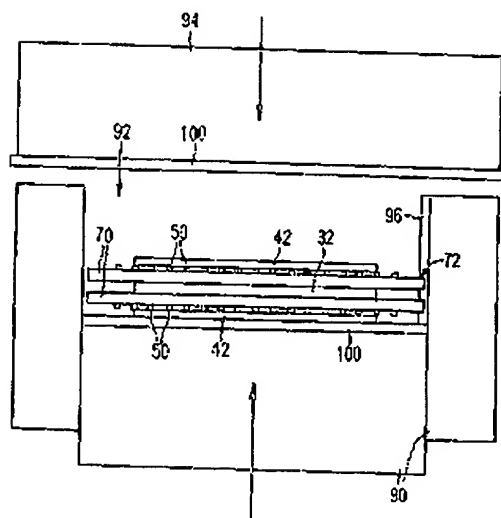
【図1】



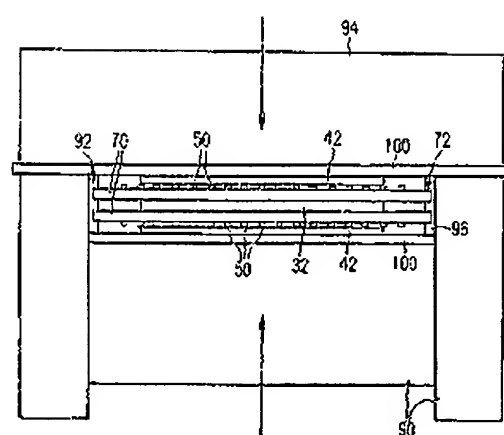
【図2】



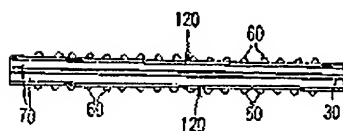
【図3】



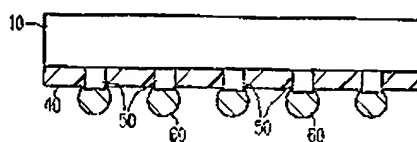
【図4】



【図12】



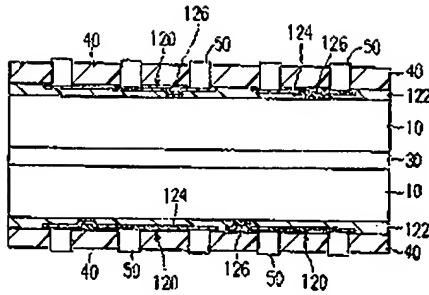
【図14】



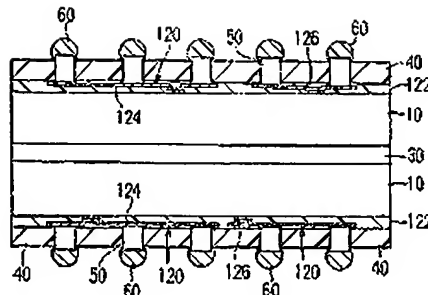
(14)

特開2000-277682

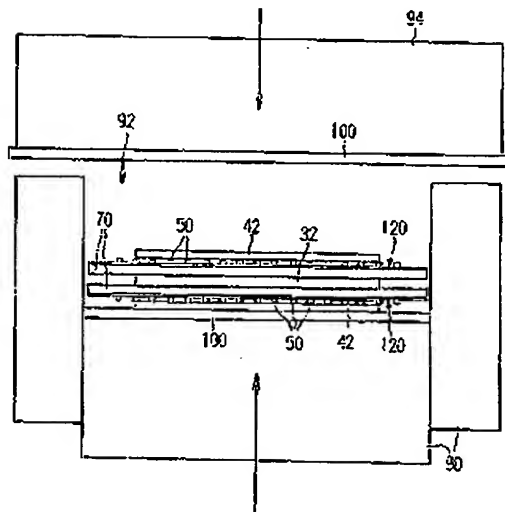
【図5】



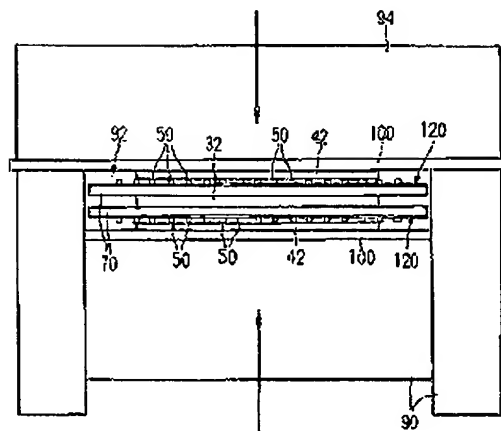
【図6】



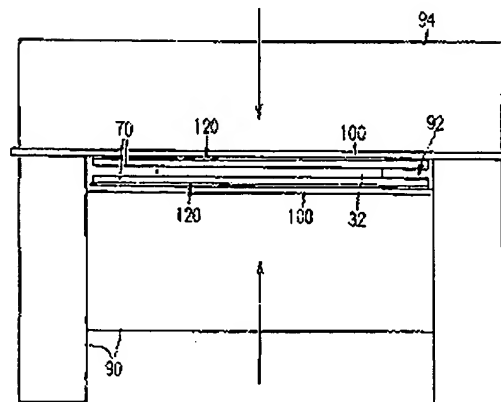
【図7】



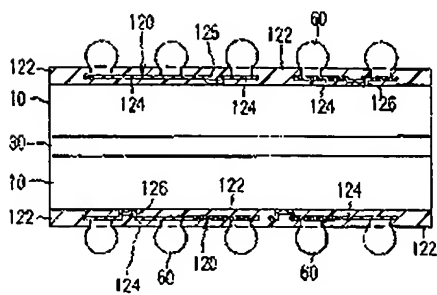
【図8】



【図11】



【図9】

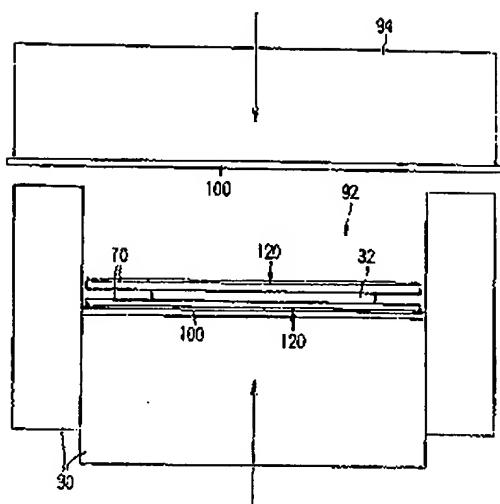




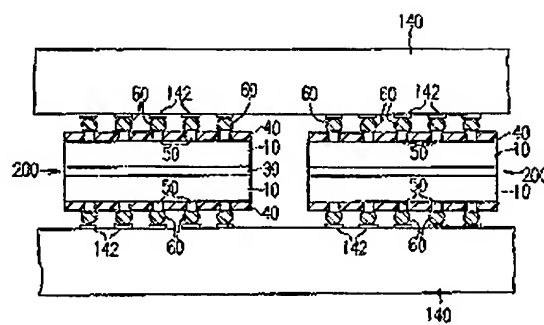
(15)

特開2000-277682

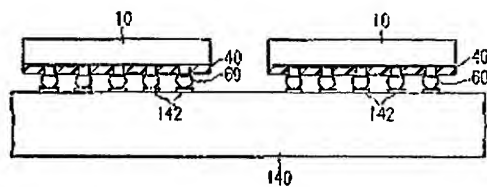
【图 10】



【图 13】



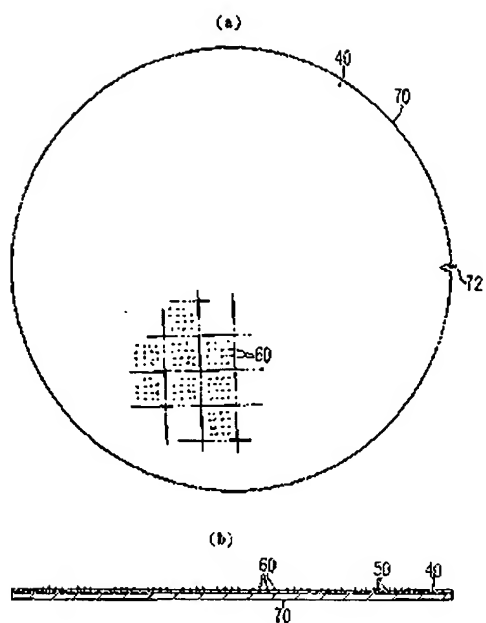
【图 15】



(15)

特開2000-277682

【図16】



**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☒ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**